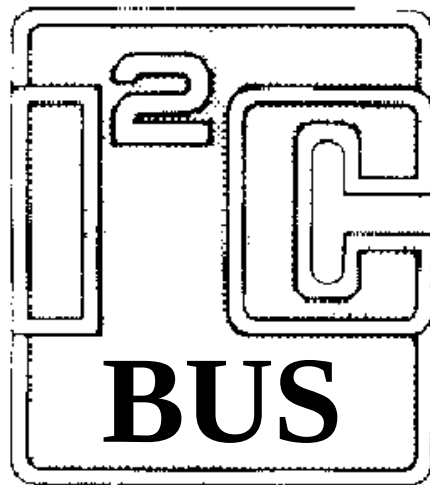
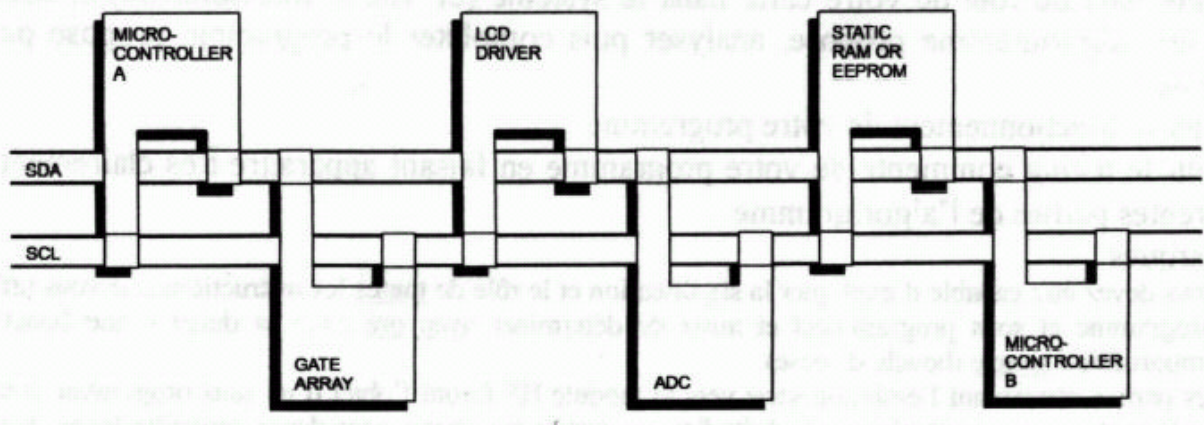


BUS I2C

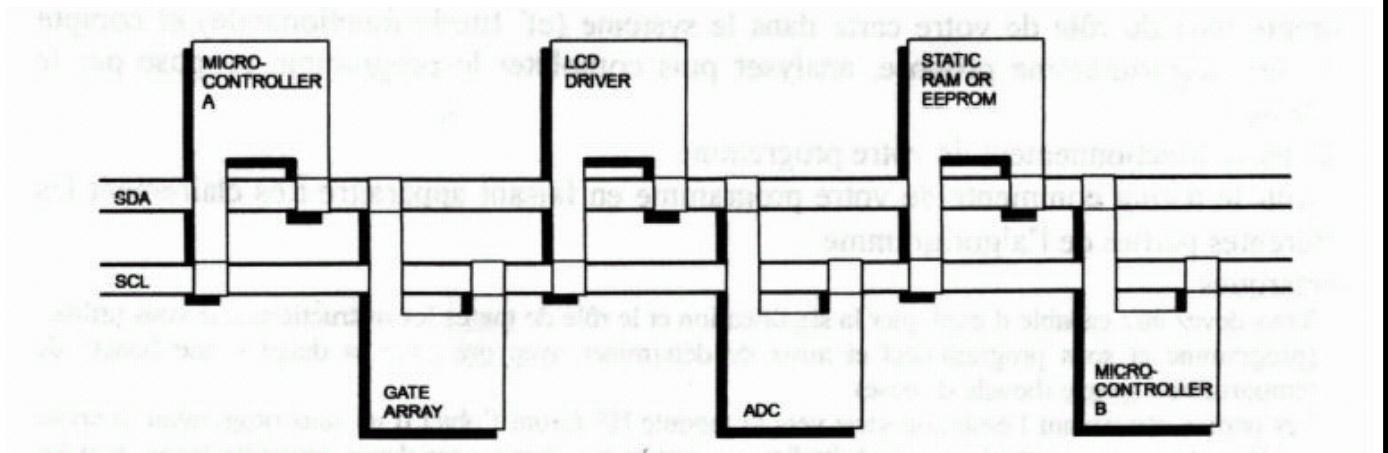


Brevet de la société PHILIPS



**Interconnection de plusieurs
circuits intégrés à l'intérieur
d'un même appareil**

**Les informations sont
échangées sur deux lignes
plus une ligne de masse**



**Vitesse 100 KHz à l'origine
400 KHz ensuite**

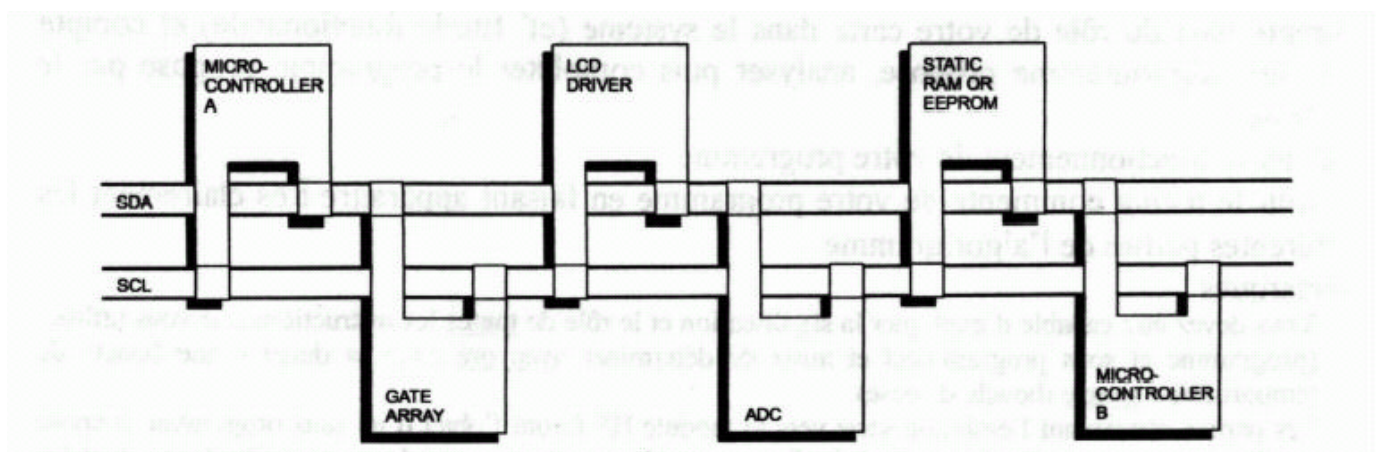
BUS CSMA/CD

Carrier Sense Multiple Access with Collision Avoidance

=> **Bus Multi maitre**

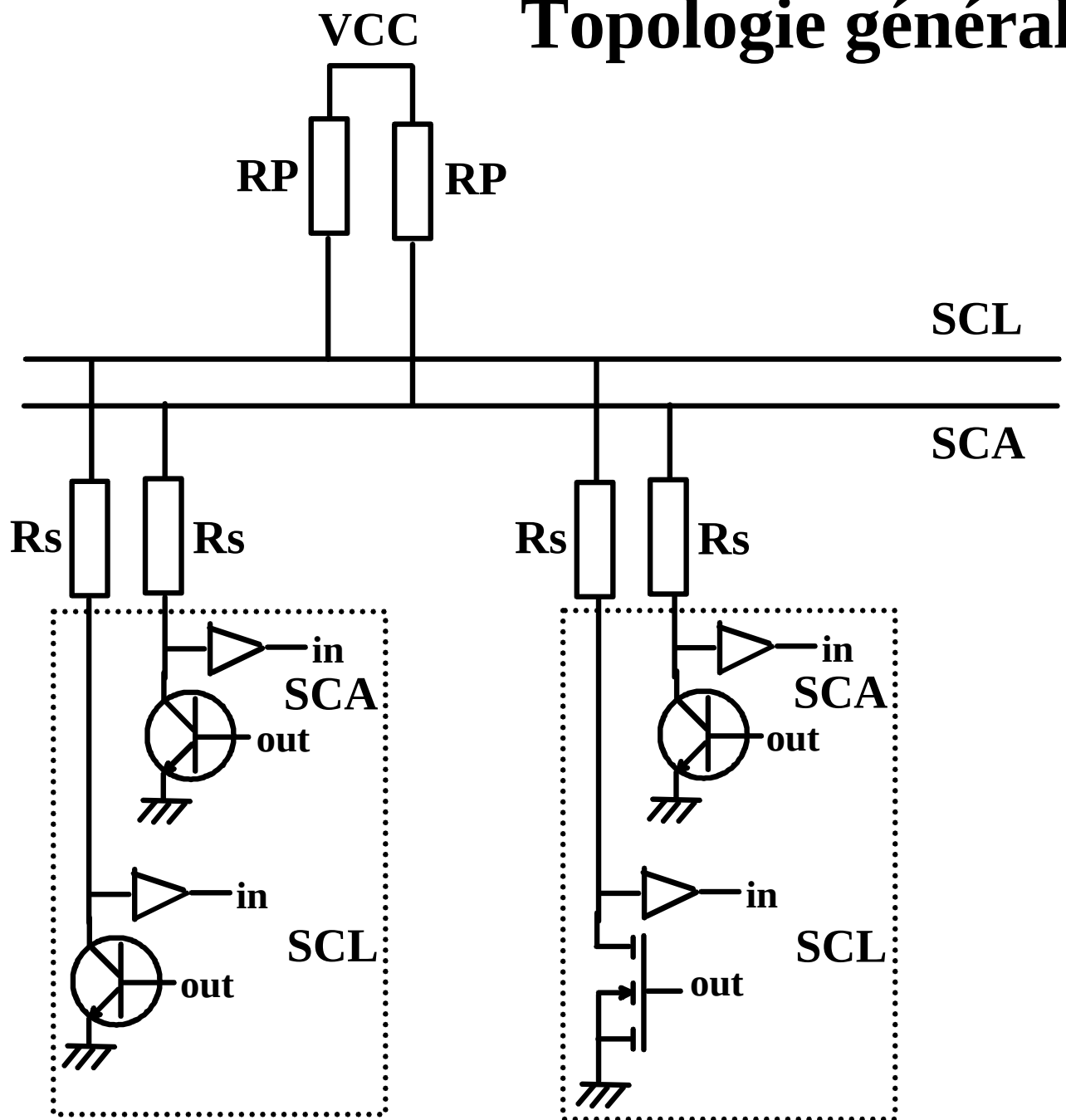
=> **Processus d'anti collision**

=> **Synchronisation sur le périphérique le plus lent**



=> **Un composant peut être successivement Maître ou esclave dans un réseau multi maitre**

Topologie générale



SCL : ligne d'horloge

SCA : ligne de donnée

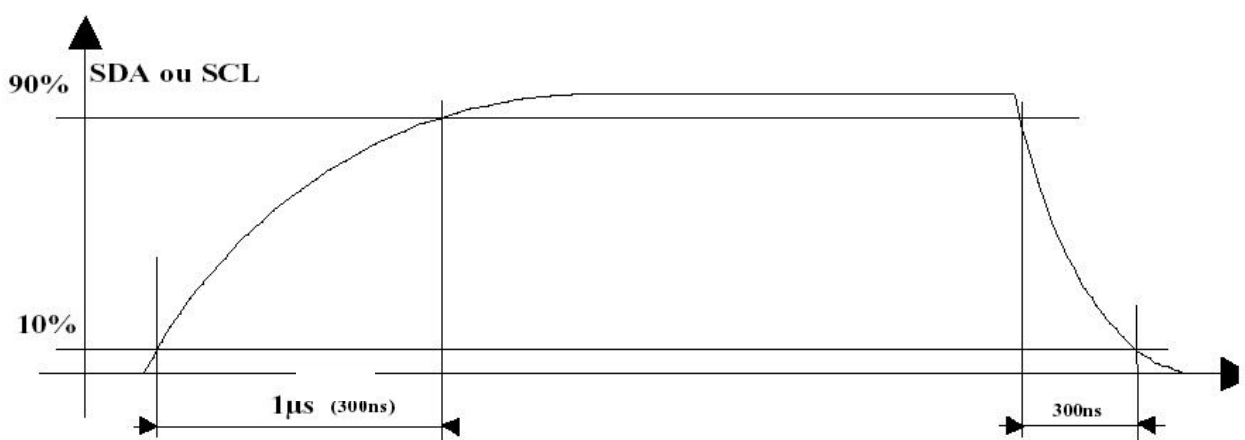
**Vitesse 100 KHz à l'origine
400 KHz ensuite**

Dimensionnement de RP et RS

Choix de RP :

minimum 1,7 K

**maximum calculé pour assurer le temps
de montée inférieur à 1 μ S (300ns)**



$$t_{\text{rise}} = 2.2 R_p \cdot C_{\text{Totale}}$$

**C_{Totale} => somme des capacités présentes sur chaque
entrée sortie (20pF max) et
capacité du câble (100pF/m)**

Exemple :

**Calcul de R_p avec 1,75m de liaison et 6 circuits
connectés avec une capacité d'entrée de 7 pF**

$R_p =$

R_s => résistance série protection contre les parasites

$R_s = 150 \Omega$

BUS CSMA/CD

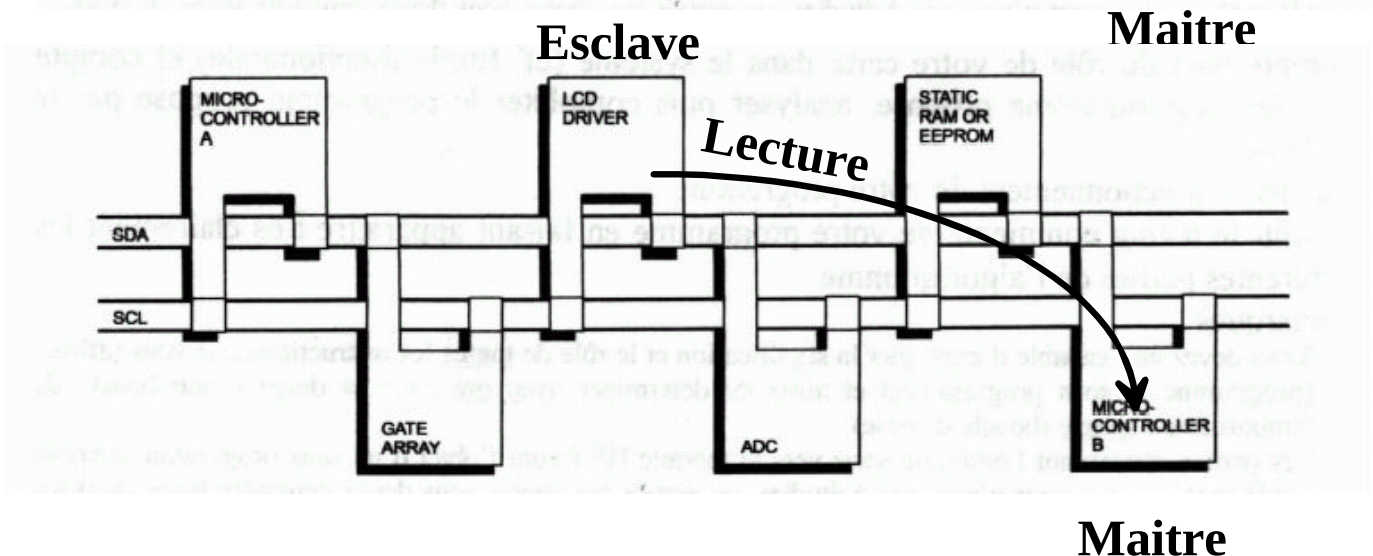
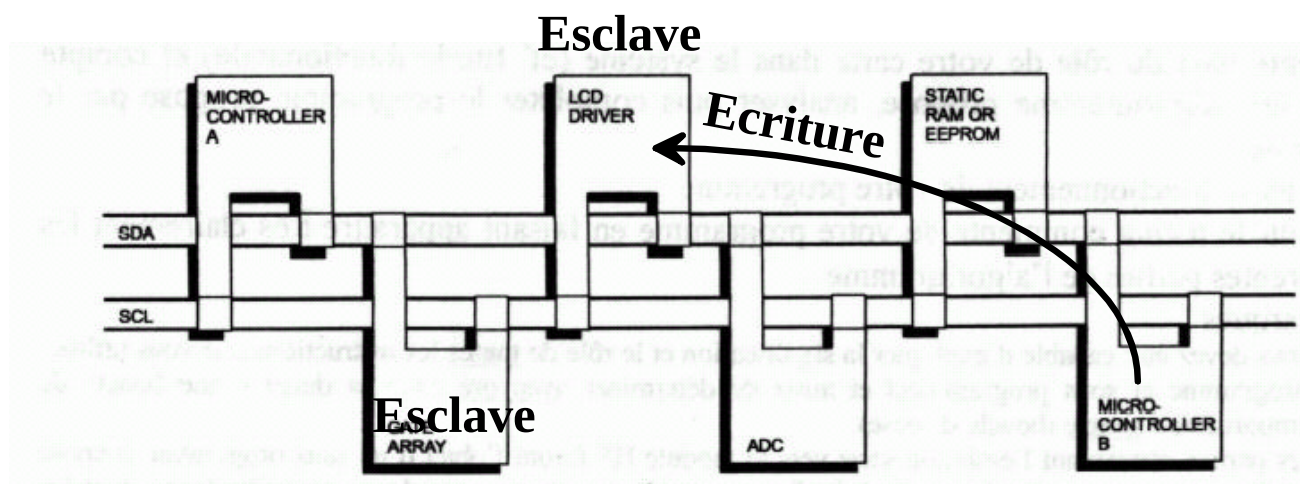
Carrier Sense Multiple Access with Collision Avoidance

Maitre : prend l'initiative d'un échange

Esclave : répond à un échange

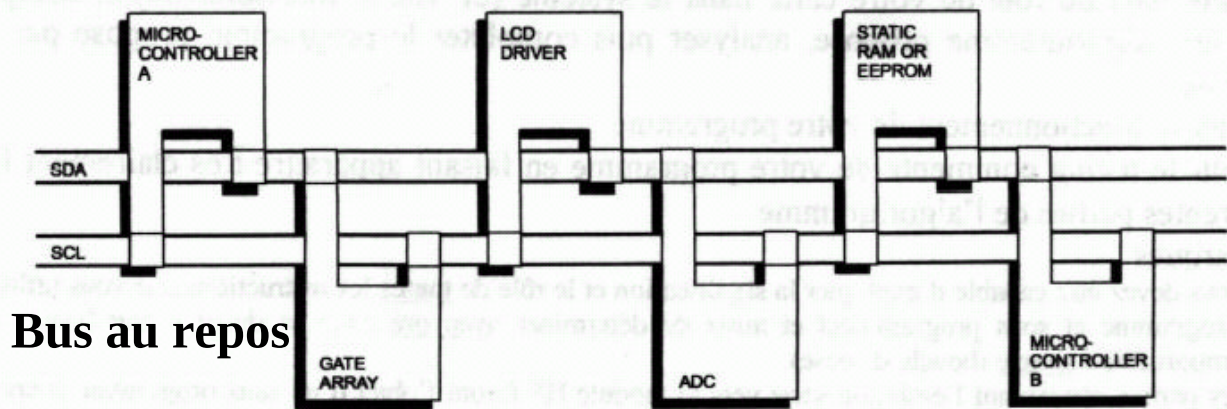
Lecture : les données sont lues depuis
la source sélectionnée

Ecriture : les données sont écrites dans
la cible sélectionnée

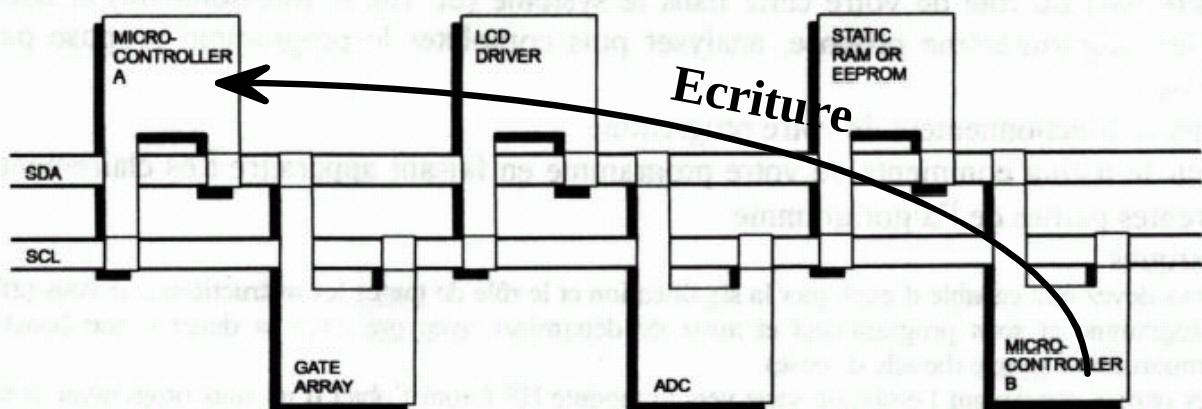


BUS CSMA/CD

Carrier Sense Multiple Access with Collision Avoidance

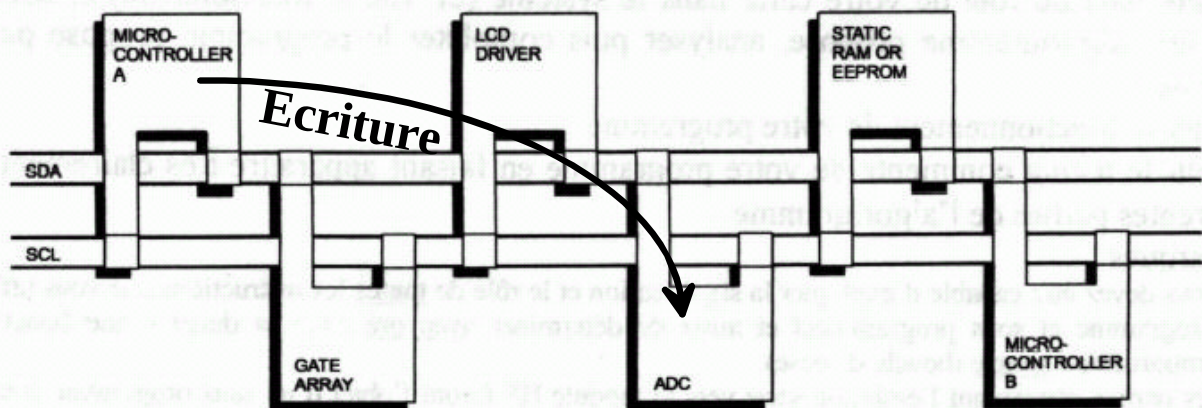


Esclave



Maitre

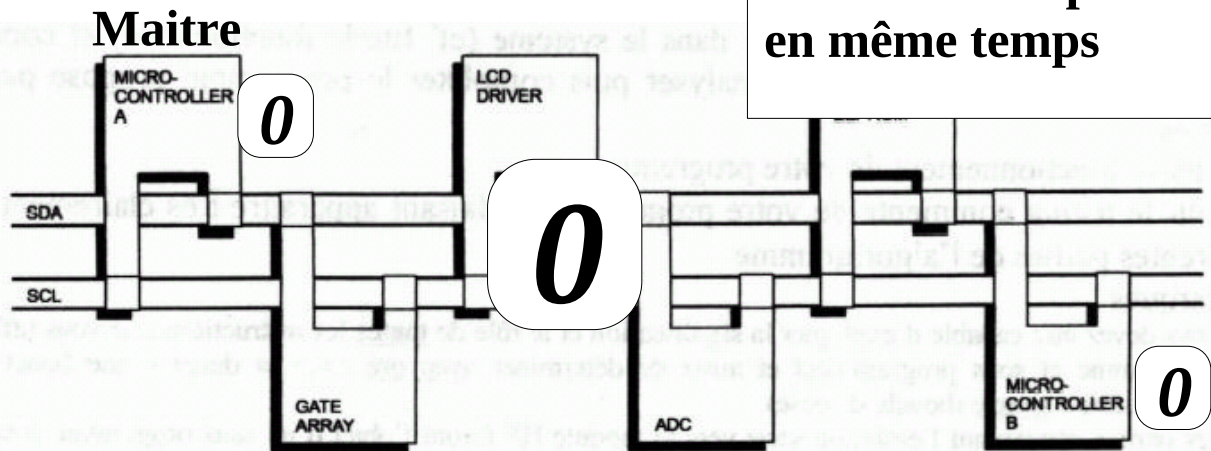
Maitre



Esclave

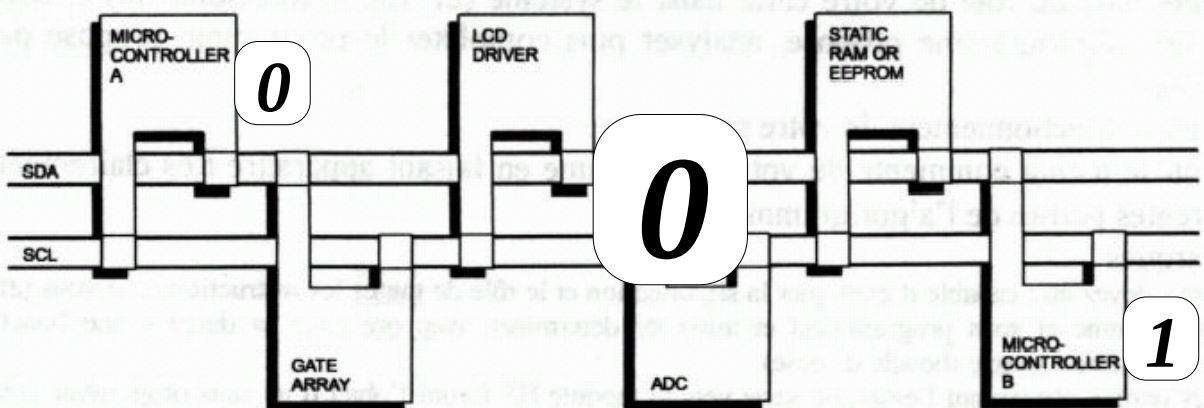
Gestion d'un conflit :

Deux maîtres parlent en même temps



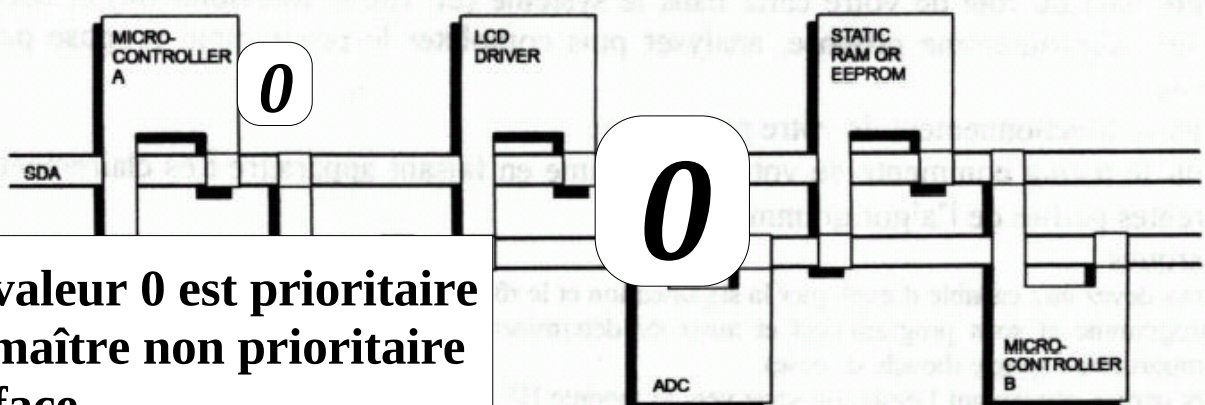
Maitre

Maitre



Maitre

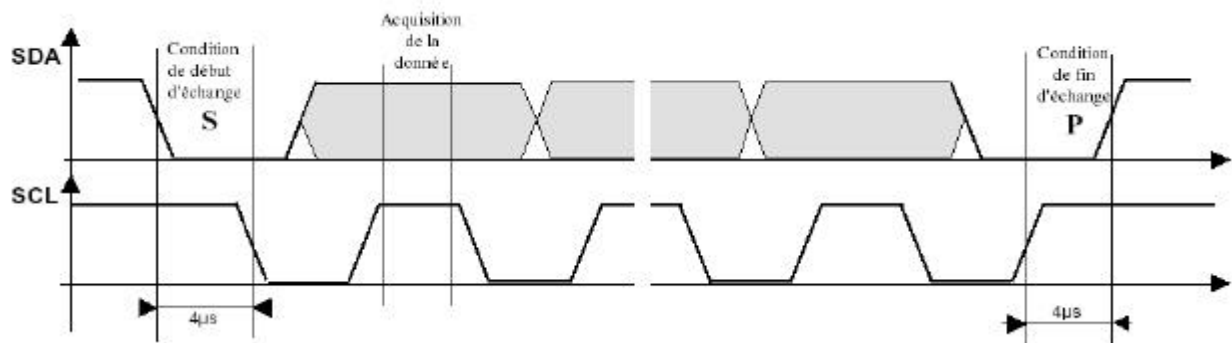
Maitre



La valeur 0 est prioritaire
Le maître non prioritaire s'efface

Maitre => ESCLAVE

Format de l'échange :

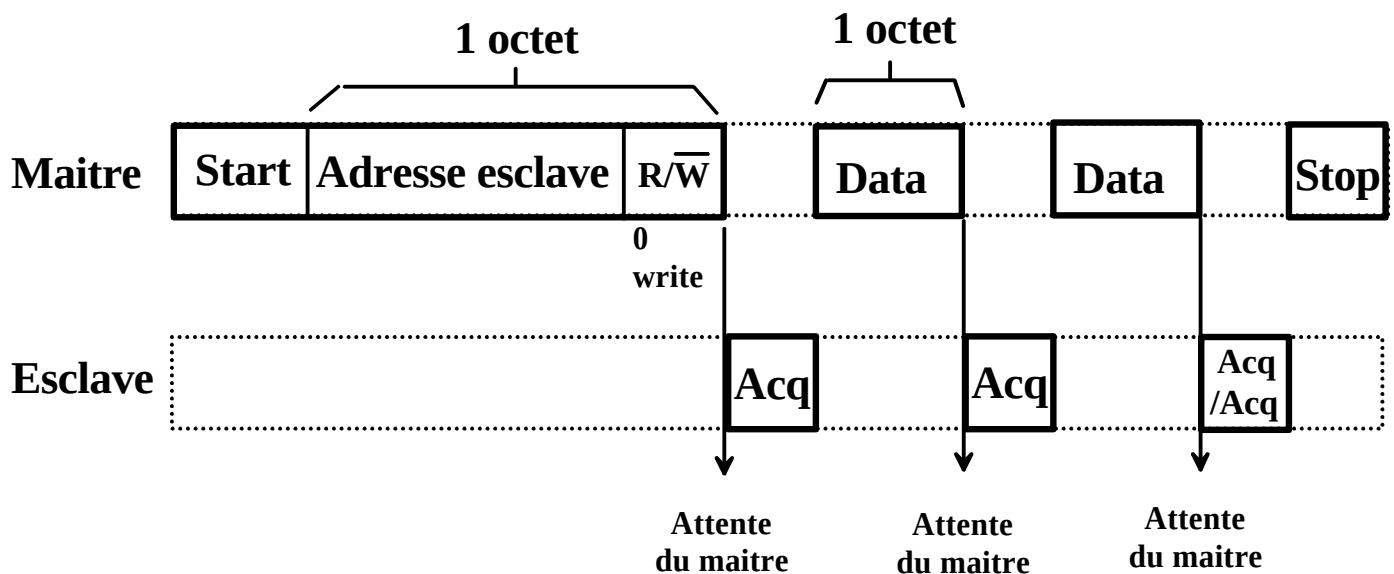


Le premier octet envoyé contient l'adresse de l'esclave appelé et le sens du transfert $R/\bar{W}$

Adresse des esclaves :

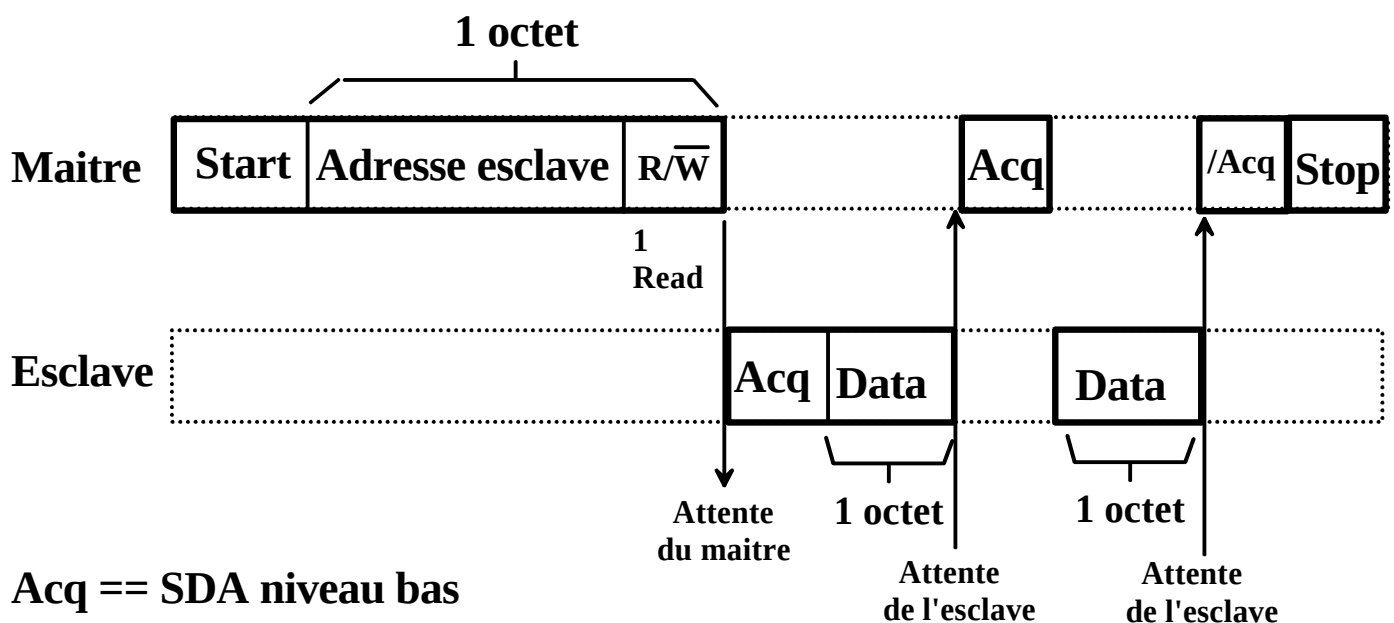
Composant	Adresse	
PCF8574	0 1 0 0 A2 A1 A0	Interface I/O 8 bits
PCF8573	1 1 0 1 0 A1 A0	Horloge calendrier
PCF8591	1 0 0 1 A2 A1 A0	Convertisseur A/N N/A

Transfert du maitre vers l'esclave :



Acq == SDA niveau bas

Transfert de l'esclave vers le maitre :



Acq == SDA niveau bas